

Simulador de 74F401 – Técnicas Digitales III – 2013

Basado en la hoja de datos del 74F401 que se muestra en la figura 1, se diseñó el simulador con el programa Multimedia Logic, como se ve en la figura 2.

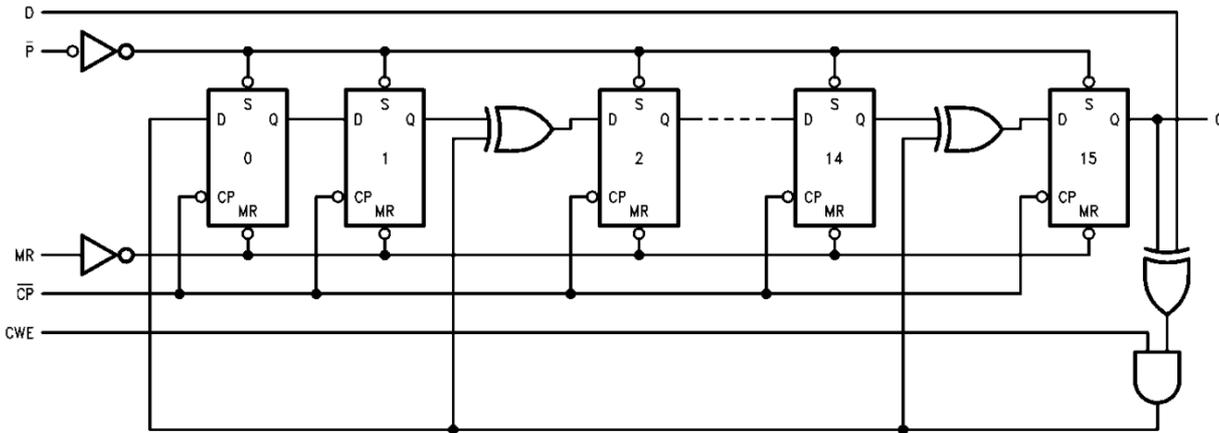


Figura 1 – circuito correspondiente al polinomio $x^{16} + x^{15} + x^2 + x^0$

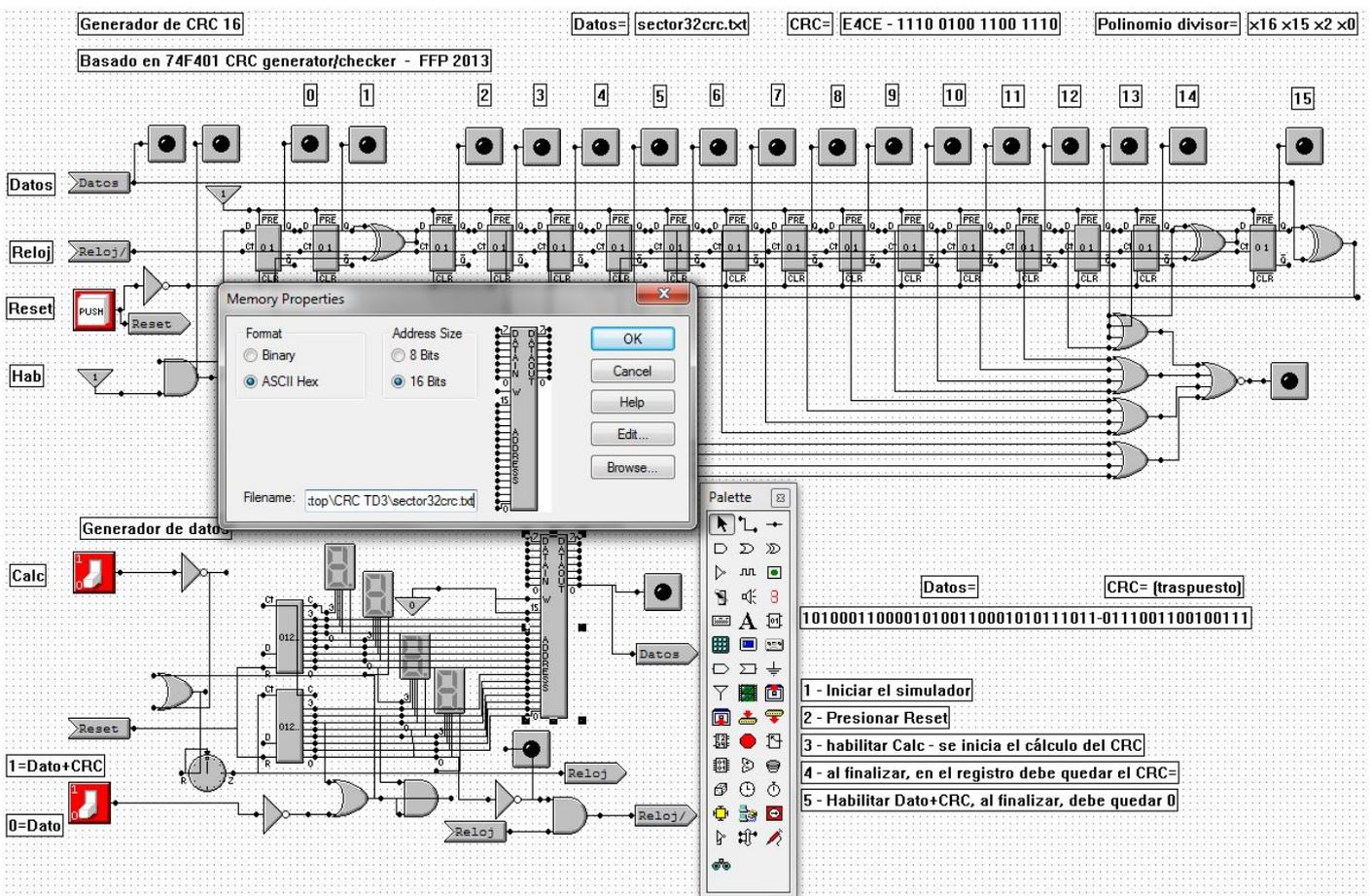


Figura 2 – circuito implementado en Multimedia Logic

En la parte superior está el registro de desplazamiento con sus realimentaciones x-or colocadas en los factores no nulos del polinomio divisor. En la parte inferior, una memoria contiene la secuencia de datos a la que se calculará el CRC y la lógica de reloj para transmitirla al registro de desplazamiento.

Una propiedad del circuito es que si se calcula el CRC de los datos +CRC el resultado es 0, verificando la correcta lectura en caso de aplicarse a una unidad de almacenamiento magnético.

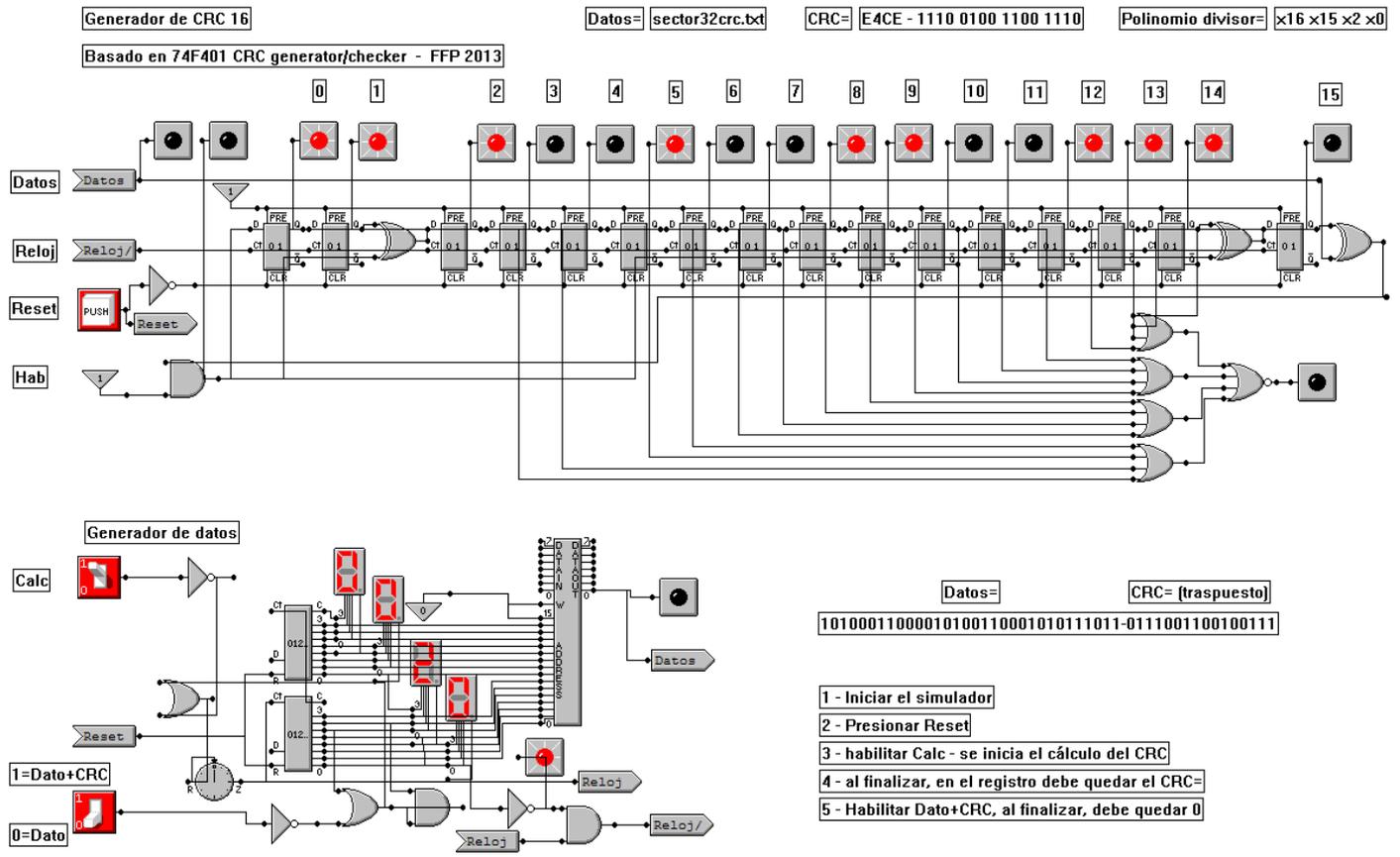


Figura 3 – determinación del CRC de una secuencia de 32 bits

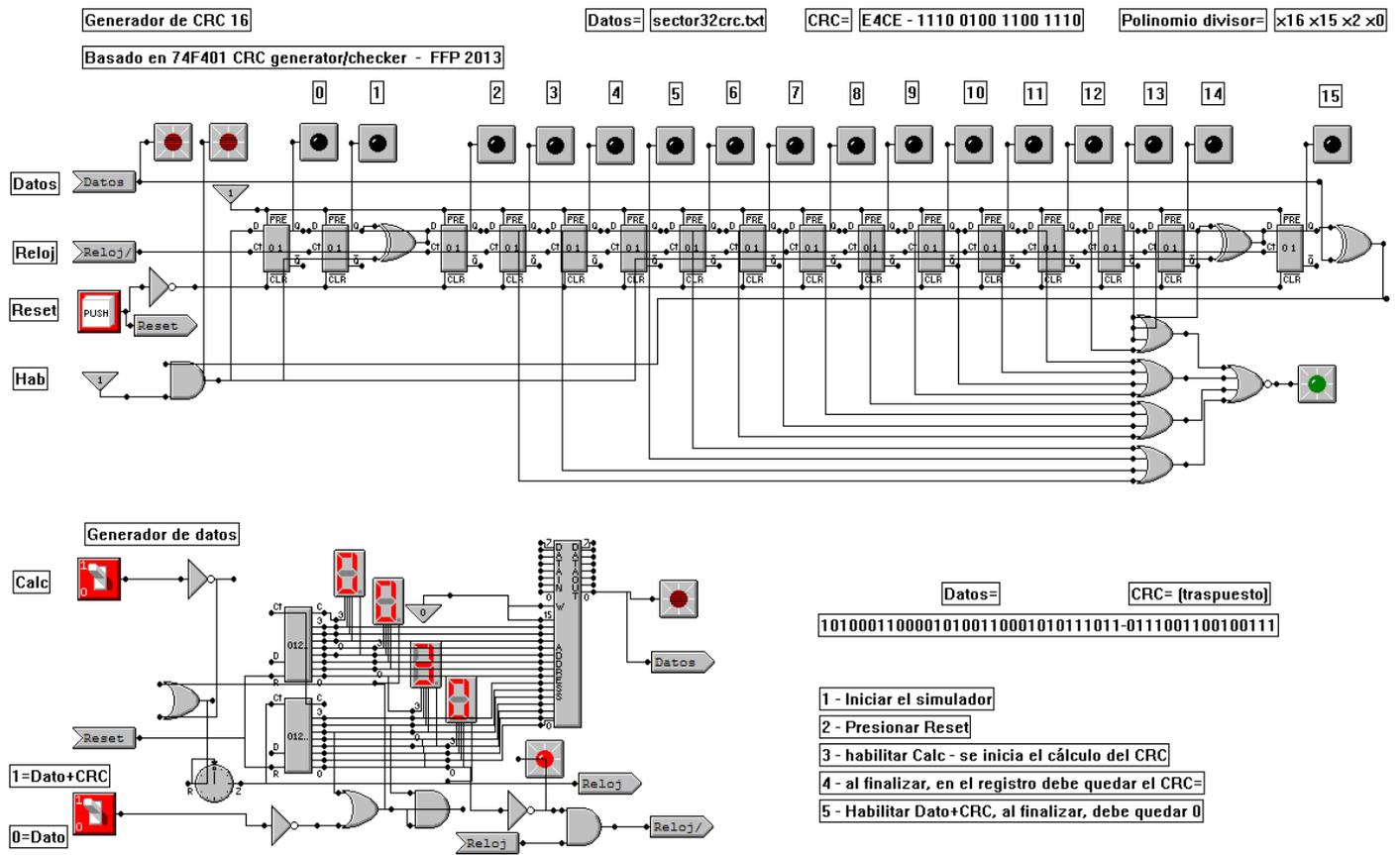


Figura 4 – determinación del CRC de una secuencia de 32 bits + el CRC, con lo que se verifica el resultado 0

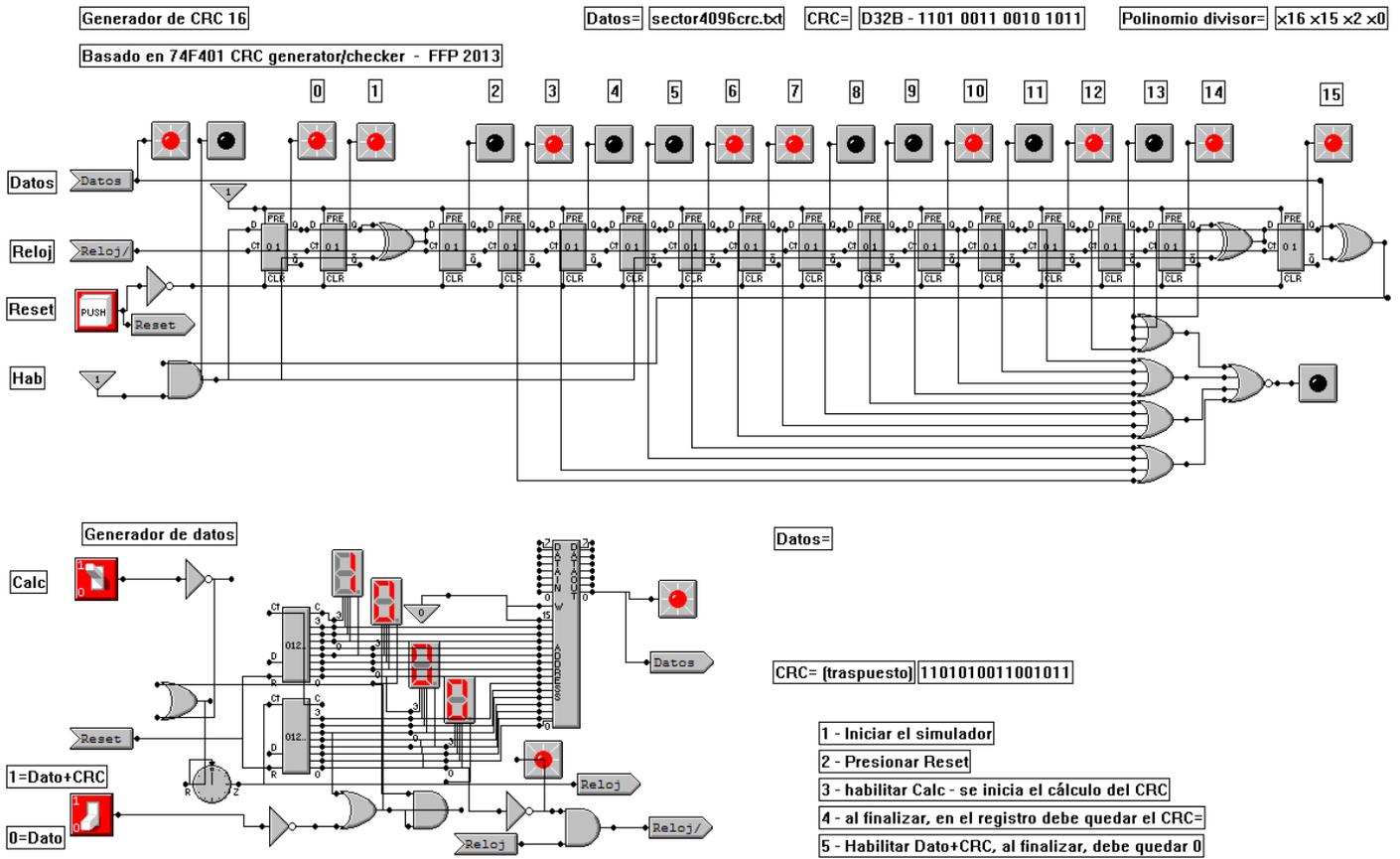


Figura 7 – determinación del CRC de una secuencia de 4096 bits (ésta es la longitud de un sector real)

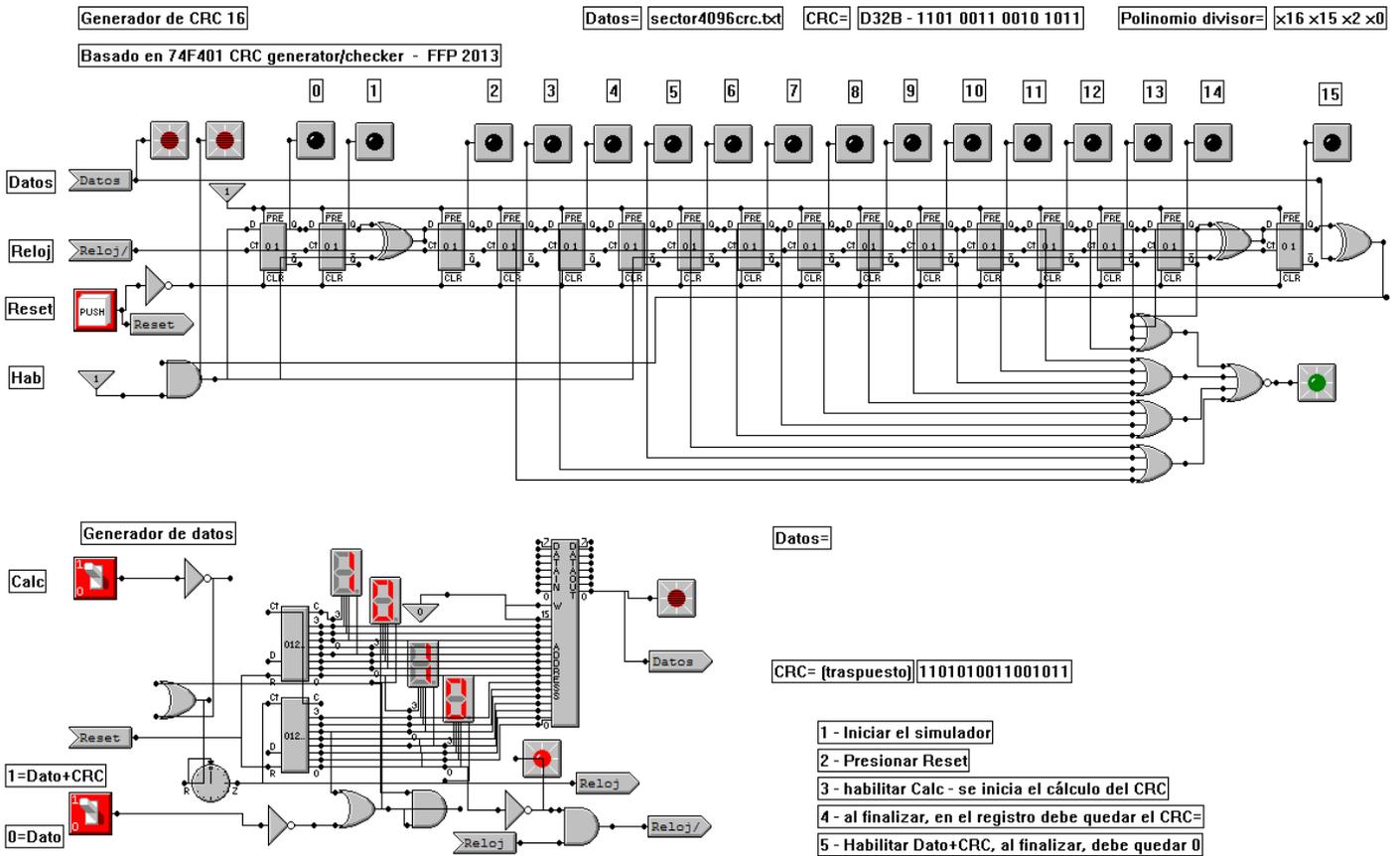


Figura 8 – determinación del CRC de una secuencia de 4096 bits + el CRC, con lo que se verifica el resultado 0